

This Page Is Inserted by IFW Operations
and is not a part of the Official Record

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images may include (but are not limited to):

- BLACK BORDERS
- TEXT CUT OFF AT TOP, BOTTOM OR SIDES
- FADED TEXT
- ILLEGIBLE TEXT
- SKEWED/SLANTED IMAGES
- COLORED PHOTOS
- BLACK OR VERY BLACK AND WHITE DARK PHOTOS
- GRAY SCALE DOCUMENTS

IMAGES ARE BEST AVAILABLE COPY.

**As rescanning documents *will not* correct images,
please do not report the images to the
Image Problems Mailbox.**

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 09-014348
 (43)Date of publication of application : 14.01.1997

(51)Int.CI. F16F 15/08
 B60K 17/04
 F16F 1/38

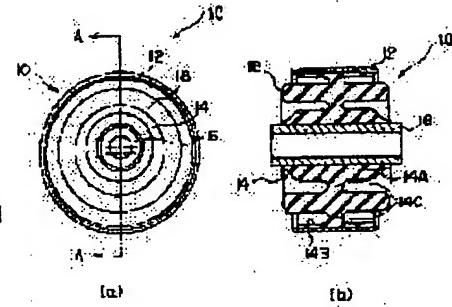
(21)Application number : 07-162702 (71)Applicant : BRIDGESTONE CORP
 (22)Date of filing : 28.06.1995 (72)Inventor : OTSU KAZUTAKA

(54) VIBRATION CONTROL DEVICE

(57)Abstract:

PURPOSE: To provide a vibration control device of low cost and of good durability by integrally forming a spring member made of rubber material which is disposed between an inner cylinder and an outer cylinder and a mass member made of elastic material which are connected to the inner cylinder and the outer cylinder via the spring member and is formed into a cylinder shape.

CONSTITUTION: A vibration control device 10 has an outer cylinder 12 of vibration receiving part and an inner cylinder 16 is arranged in the outer cylinder 12 in parallel to the outer cylinder 12 and is connected to a vibration generating part. A vulcanized spring member 14 is arranged between the inner cylinder 16 and the outer cylinder 12 on the outer peripheral surface of the inner cylinder 16 and on the inner circumferential surface of the outer cylinder 12. The spring member 14 comprises a spring member 14A of the inner cylinder side vulcanized to the inner cylinder 16, a recessed part 14C, and a spring member 14B of the outer cylinder side vulcanized to the outer cylinder 12. A mass member 18 made of elastic material which is connected to the inner cylinder 16 and the outer cylinder 12 via the spring member 14 and is formed into a cylinder shape is disposed so that it is sandwiched by the recessed part 14C



【特許請求の範囲】

【請求項1】 映像信号中から分離した水平同期信号に同期した第1のパルスを生成する第1のパルス生成手段と、1水平走査期間分の映像信号データが第1のパルスに基づいて順次書き込まれる映像信号データメモリと、左右糸巻き歪みに対応して各走査ライン毎に周期が順次伸縮された第2のパルスを生成する第2のパルス生成手段とを備え、第2のパルスに基づいて映像信号データメモリに格納された映像信号データを読み出すことを特徴とする左右糸巻き歪み補正回路。

【請求項2】 請求項1記載の左右糸巻き歪み補正回路において、第2のパルス生成手段は、同一の補正用データからなる1水平走査期間分の第1の補正用データが格納されておりかつ前記データが第1のパルスに基づいて順次読み出される第1の補正用データメモリと、第1の補正用データメモリから読み出された第1の補正用データをアナログ信号に変換する第1のD/A変換器と、1フィールド中の走査線数を計数するカウンタと、各走査線毎に左右糸巻き歪みに対応する第2の補正用データが格納されておりかつ前記カウンタの計数値によってアドレス指定されて第2の補正用データが読み出される第2の補正データ用メモリと、第2の補正用データメモリから読み出された第2の補正用データをアナログ信号に変換する第2のD/A変換器と、第1および第2のD/A変換器の出力を乗算する乗算器と、乗算器の出力に基づく周波数のパルスを第2のパルスとして生成する読み出しパルス生成手段とを備えたことを特徴とする左右糸巻き歪み補正回路。

【請求項3】 請求項2記載の左右糸巻き歪み補正回路において、読み出セパルス生成手段は、ループフィルタの出力と乗算器の出力とを加算した加算出力を電圧制御発振器の発振周波数制御電圧とし、水平同期信号に同期したパルスを生成する周波数シンセサイザからなることを特徴とする左右糸巻き歪み補正回路。

【発明の詳細な説明】

【0001】

【産業上の利用分野】 本発明はテレビジョン受像機、液晶プロジェクタに利用される左右糸巻き歪み補正回路に関し、さらに詳細には映像信号を左右糸巻き歪みに対応して伸長させて左右糸巻き歪みを補正する左右糸巻き歪み補正回路に関する。

【0002】

【従来の技術】 従来の糸巻き歪み補正回路は図9に示すように、トランジスタQ11、Q12およびQ13を有し、垂直偏向回路の中点電圧が供給されるダイオードモジュレータ回路20を備え、垂直同期信号の周期と同一周期のパラボラ波形電圧をトランジスタQ13のコレクタから発生させて、パラボラ波形電圧によって水平出力トランジスタQ10のコレクタ出力を変調し、変調出力を水平偏向ヨークYに印加することによって水平偏向ヨー

ークYに流れる水平偏向電流を垂直同期信号の1周期内でパラボラ状に振幅変調された波形に補正している。図9においてDはダンパダイオードを示している。

【0003】 ダイオードモジュレータ回路20に供給される垂直偏向回路の中点電圧は図10(a)に示す波形であり、トランジスタQ13のコレクタから出力されるパラボラ波形電圧は図10(b)に示す波形であり、水平偏向ヨークYに印加される電圧波形は図10(c)に示す波形であって、水平偏向ヨークYに流れる水平偏向電流波形は図10(d)に示す波形であって、表示画面のセンタ部分において画像の水平方向が膨らむことになって左右糸巻き歪みが補正される。

【0004】

【発明が解決しようとする課題】 従来の左右糸巻き歪みの補正是ダイオードモジュレータ回路などを用いて水平偏向電流に補正電流を重畠する方法であって、偏向回路系における補正がなされている。しかしながら上記した従来の左右糸巻き歪み補正回路によるときは、テレビジョン受像機などの表示画面の大きさに基づいて、ダイオードモジュレータ回路中の抵抗の抵抗値、コンデンサの静電容量などの夫々の固定定数の見直し、変更、調整を行わなければならないという問題点があった。

【0005】 本発明は、テレビジョン受像機等の表示画面のサイズを変更したときにおいても調整する必要がない左右糸巻き歪み補正回路を提供することを目的とする。

【0006】

【課題を解決するための手段】 本発明の左右糸巻き歪み補正回路は、映像信号中から分離した水平同期信号に同期した第1のパルスを生成する第1のパルス生成手段と、1水平走査期間分の映像信号データが第1のパルスに基づいて順次書き込まれる映像信号データメモリと、左右糸巻き歪みに対応して各走査ライン毎に周期が順次伸縮された第2のパルスを生成する第2のパルス生成手段とを備え、第2のパルスに基づいて映像信号データメモリに格納された映像信号データを読み出すことを特徴とする。

【0007】 本発明の左右糸巻き歪み補正回路において、第2のパルス生成手段は、同一の補正用データからなる1水平走査期間分の第1の補正用データが格納されておりかつ前記データが第1のパルスに基づいて順次読み出される第1の補正用データメモリと、第1の補正用データメモリから読み出された第1の補正用データをアナログ信号に変換する第1のD/A変換器と、1フィールド中の走査線数を計数するカウンタと、各走査線毎に左右糸巻き歪みに対応する第2の補正用データが格納されておりかつ前記カウンタの計数値によってアドレス指定されて第2の補正用データが読み出される第2の補正データ用メモリと、第2の補正用データメモリから読み出された第2の補正用データをアナログ信号に変換する

第2のD/A変換器と、第1および第2のD/A変換器の出力を乗算する乗算器と、乗算器の出力に基づく周波数のパルスを第2のパルスとして生成するパルス生成手段とを備えたことを特徴とする。

【0008】本発明の左右糸巻き歪み補正回路において、読み出しパルス生成手段は、ループフィルタの出力と乗算器の出力を加算した加算出力を電圧制御発振器の発振周波数制御電圧とし、水平同期信号に同期したパルスを生成する周波数シンセサイザからなることを特徴とする。

【0009】

【作用】本発明の左右糸巻き歪み補正回路は、映像信号中から分離した水平同期信号に同期した第1のパルスに基づいて、1水平走査期間分の映像信号データが映像信号データメモリに順次書き込まれる。一方、第2のパルス生成手段によって左右糸巻き歪みに対応して各走査ライン毎に周期が順次伸縮された第2のパルスが生成され、第2のパルスに基づいて映像信号データメモリに格納された映像信号データが読み出される。この場合に、映像信号データメモリからの読み出しパルスの周期は左右糸巻き歪みに基づいて1走査ライン毎に伸縮されているため、映像信号データメモリから読み出された映像信号データに基づく映像信号は左右糸巻き歪みに基づいて伸縮されているため、表示画像は左右糸巻き歪みが補正されて、左右糸巻き歪みのない画像となる。

【0010】

【実施例】以下、本発明を実施例により説明する。図1は本発明の一実施例の構成を示すブロック図である。

【0011】本実施例において、映像信号から分離した水平同期信号はPLL周波数シンセサイザ2に供給して、PLL周波数シンセサイザ2によって水平同期信号に同期した周波数4fsc(fscは色副搬送波の周波数)のクロックパルスを発生させる。PLL周波数シンセサイザ2から出力されるクロックパルスは映像信号データメモリ1に書き込みアドレスクロック(WCK)として供給し、デジタル信号に変換された映像信号データを書き込みアドレスクロック(WCK)に基づいて、1水平走査期間分の映像信号データを順次映像信号データメモリ1に書き込む。

【0012】したがって、映像信号データは一定速度によって映像信号データメモリ1に書き込まれる。ここで、映像信号データメモリ1は1水平走査期間分の映像信号データを記憶する記憶容量を有する。

【0013】一方、符号3は画面の水平方向に画像を伸長させるための1水平走査期間分の補正用データが格納された補正用データメモリである。PLL周波数シンセサイザ2によって生成された周波数4fscのクロックパルスは読み出しアドレスクロックとして補正用データメモリ3に供給して、補正用データメモリ3に格納してある補正用データを読み出アドレスクロックに基づい

て読み出す。補正用データメモリ3から読み出された補正用データはD/A変換器4に供給してアナログ信号に変換する。補正用データメモリ3から読み出されアナログ信号に変換された波形によって補正用データメモリ3に記憶させてある補正用データを、模式的に示せば図2(a)に示すごとくあって、直線状である。

【0014】したがって、補正用データメモリ3からは4fscの周波数に基づいて一定の早さで補正用データが読み出され、一定レベルのアナログ信号に変換されて、D/A変換器4から出力される。図2(b)は図2(a)とのタイミングを示すための映像信号の一部を模式的に示している。なお、図1において補正用データメモリ3はROM Aと記してある。

【0015】符号6は画像を伸長させる画面上の垂直方向位置を定めるための1フィールド期間分の補正用データが格納された補正用データメモリである。補正用データメモリ6から読み出されてアナログ信号に変換された波形によって、補正用データメモリ6に記憶させてある補正データを模式的に示せば図3において実線によって示すごとくあって、画面の垂直方向のセンタ付近においてラスターの短い分を補正するべく、左右糸巻き歪みに対応した形状となっている。なお、図1において補正用データメモリ6はROM Bと記してある。

【0016】映像信号から分離された水平同期信号は垂直同期信号によってリセットされる走査線カウンタ5に供給し、走査線カウンタ5によって1フィールド期間中の走査線数を計数する。走査線カウンタ5の計数値は読み出しアドレスとして補正用メモリ6に供給し、補正用メモリ6に格納してある補正用データを読み出アドレスロックに基づいて読み出す。

【0017】補正用メモリ6から読み出されたデータはD/A変換器7に供給してアナログ信号に変換する。D/A変換器7から出力されるアナログ信号は移相器8に供給して位相をD/A変換器4からの出力と一致させる。

【0018】移相器8は例えば、図4に示すように、トランジスタQ1と可変抵抗器を含む抵抗R1とコンデンサC1とからなる(90°±30°)の遅相のための第1の移相回路と、第1の移相回路からの出力を移相するためのトランジスタQ2と抵抗R2とコンデンサC2とからなる(90°)進相のための第2の移相回路と、第2の移相回路からの出力を受けるトランジスタQ3とからなるエミッタフォロワとからなり、抵抗R1の抵抗値の調整によってD/A変換器7の出力の位相を(±30°)の範囲で調整し、移相器8からの出力の位相がD/A変換器4からの出力の位相と一致させられる。

【0019】D/A変換器4からの出力と移相器8によって位相調整されたをD/A変換器7からの出力とは乗算器9に供給して乗算する。乗算器9は例えば図5

(a)に示すように、D/A変換器4の出力と移相器8

の出力を乗算する電界効果トランジスタQ4と、電界効果トランジスタQ4の乗算出力を増幅する反転増幅器Pとから構成してある。乗算器9からの乗算出力は図5

(b)に示すような包絡線を有する波形となる。この包絡線は図10(d)に示す波形の1V期間のパラボラ波形と同様である。乗算器9からの乗算出力は可変抵抗器10に印加して分圧する。

【0020】一方、映像信号中から分離した水平同期信号はPLL周波数シンセサイザ15に供給し、PLL周波数シンセサイザ15によって水平同期信号に同期した周波数4fscのクロックパルスを発生させる。PLL周波数シンセサイザ15は、位相比較回路11と、位相比較器1-1からの位相比較出力を平滑化するループフィルタ12と、ループフィルタ12の出力と可変抵抗器10による分圧出力を加算する加算器13と、加算器13の出力を周波数制御電圧とする電圧制御発振器14と、電圧制御発振器14の出力周波数を分周し分周出力を位相比較回路1-1へ供給する図示しない分周器とを備え、該分周器の出力と水平同期信号とを位相比較するように構成してある。ここで、電圧制御発振器14は4fscの自走発振周波数で発振し、周波数制御電圧が減少するにしたがって発振周波数が減少するように構成されている。

【0021】したがって、電圧制御発振器14からの発振周波数は可変抵抗器10からの分圧出力によって周波数変調された周波数となる。電圧制御発振器14からの出力は映像信号データメモリ1に映像信号データ読み出しのための読み出しアドレスクロックとして供給され、映像信号データメモリ1に書き込まれている映像信号データを電圧制御発振器14の発振周波数に基づいて順次映像信号データメモリ1から補正された映像信号データとして読み出す。

【0022】上記のように、PLL周波数シンセサイザ15から出力される信号の周波数、すなわち電圧制御発振器14の発振周波数は可変抵抗器10からの出力によって周波数変調されており、表示画面の最上部から表示画面の垂直方向のほぼ中央部に至るまでの映像信号データの映像信号データメモリ1からの読み出し速度は1水平走査線毎に順次遅くなり、表示画面の垂直方向のほぼ中央部から表示画面の最下部に至るまでの映像信号データの映像信号データメモリ1からの読み出し速度は1水平走査線毎に順次早くなっている。映像信号データメモリ1から読み出された映像信号データを図示しないA/D変換器によって変換したアナログ映像信号は131ライン、132ラインの走査線に対応する部分にて最も膨らんだ画像となるように補正されている。

【0023】したがって、糸巻き歪みのない場合における表示画像は図6(a)に示すように1フィルド中において垂直方向のほぼ中央で膨らんだ樽状となる。この結果、映像信号データメモリ1から読み出された映像信号

データに基づく画像が図6(b)に示す左右糸巻き歪みを有する受像管を備えたテレビジョン受像機によって表示されたときは、図6(c)に示すように左右糸巻き歪みが補正された画像となる。そこで、テレビジョン受像機の受像管のサイズの大小にかかわらず補正を要せず左右糸巻き歪みの補正ができることになる。なお、可変抵抗器10によって加算器9の出力レベルを調整すれば、左右糸巻き歪みの補正量が調整されることになる。

【0024】上記した一実施例において、補正用データメモリ6に格納しておく補正用データを、図3において実線にて模式的に示す補正用データに代わってセンターラインにおいて最大レベルとなり、順次レベルが減少して、1ライン目および262または263ライン目において最小となるような図3において2点鎖線にて模式的に示す補正データとし、電圧制御発振器14の発振周波数を周波数制御電圧が増大するにしたがって発振周波数が減少するように構成した場合も同様に作用する。この場合は、図5(b)に示す乗算出力が図5(b)と異なってセンターラインにおいて最大となり、順次レベル減少して、1ライン目および262、263ラインにおいて最小となるような中央が膨らんだ包絡線を有する波形となって、上記した一実施例の場合と同様にセンターライン部分において読み出しクロックは遅くなって、左右糸巻き歪みが補正されることは容易に理解されよう。

【0025】次に本発明の他の実施例について説明する。図7は本発明の他の実施例が適用される全面投射型の液晶プロジェクタを示す。

【0026】全面投射型の液晶プロジェクタ17が傾斜した状態でスクリーン18上に画像を投射したときは、図7のスクリーン18において斜線で示すような台形状の左右糸巻き歪みが生ずる。このような場合においてこの左右糸巻き歪みを本発明を適用して補正する場合には、補正用データメモリ6に格納しておくデータをアナログ信号に変換した波形によって模式的に示せば、図8(a)に示すごとくである。図8(a)において符号eは画面上部に対応し、符号fは画面下部に対応する。

【0027】図8(a)に模式的に示すデータを読み出して、アナログ信号に変換し、移相器8によって位相を調整して、アナログ信号に変換した補正用データメモリ3のデータとの乗算器9における乗算出力は図8(b)に示すようであって、その包絡線はスクリーン18上の左右の歪みに対応している。図8(b)において符号gは画面上部に対応し、符号hは画面下部に対応する。

【0028】したがって、この場合においては映像信号データメモリ1から映像信号データを読み出すための読み出しアドレスクロックは画面上の最初の走査線から画面上の最後の走査線に至るにしたがって順次遅くなり、画像は画面の上に対して画面の下に行くにしたがって画面は水平方向に広がり、表示画像は長方形となって左右糸巻き歪みは補正される。

【0029】

【発明の効果】以上説明した如く本発明の左右糸巻き歪み補正回路によれば、映像信号中から分離した水平同期信号に同期した第1のパルスに基づいて、1水平走査期間分の映像信号データが映像信号データメモリに順次書き込み、第2のパルス生成手段によって左右糸巻き歪みに対応して各走査ライン毎に周期が順次伸縮された第2のパルスを生成し、第2のパルスに基づいて映像信号データメモリに格納された映像信号データが読み出されるようにしたため、映像信号データメモリから読み出され映像信号データに基づく映像信号は左右糸巻き歪みに基づいて1走査ライン毎に伸縮されているため、表示画像は左右糸巻き歪みが補正される効果がある。

【0030】さらに本発明の左右糸巻き歪み補正回路によれば、映像信号は左右糸巻き歪みに基づいて1走査ライン毎に伸縮されていて、テレビジョン受像機等の表示画面のサイズを変更したときにおいても、左右糸巻き歪みは映像信号において既に補正されているため、特別に調整をする必要もないという効果がある。

【図面の簡単な説明】

【図1】本発明にかかる左右糸巻き歪み補正回路の一実施例の構成を示すブロック図である。

【図2】本発明の一実施例における補正用データメモリ(R.O.M. A)の記憶内容を模式的に示す波形図である。

【図3】本発明の一実施例における補正用データメモリ(R.O.M. B)の記憶内容を模式的に示す波形図である。

【図4】本発明の一実施例における移相器の構成を示す回路図である。

【図5】本発明の一実施例における乗算器の構成を示すブロック図および乗算器の出力の波形図である。

【図6】本発明の一実施例の作用の説明に供する模式図である。

【図7】本発明にかかる左右糸巻き歪み補正回路の他の実施例が適用される全面投射型の液晶プロジェクタを示す外観図である。

【図8】本発明の他の実施例における補正用データメモリの記憶内容を模式的に示す波形図および乗算出力の波形図である。

【図9】従来の左右糸巻き歪み補正回路の回路図である。

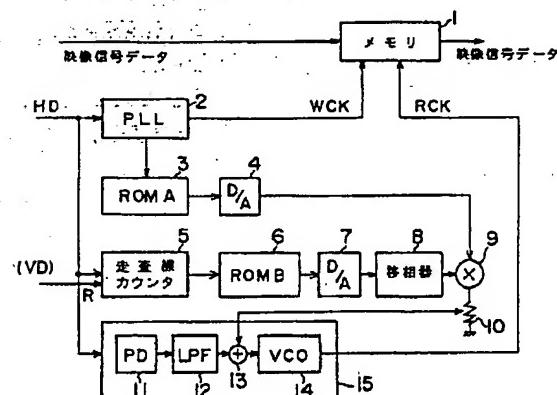
【図10】図9に示す従来の左右糸巻き歪み補正回路の作用の説明に供する波形図である。

【符号の説明】

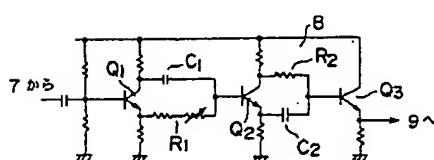
- 1 映像信号データメモリ
- 2 および 15 PLL周波数シンセサイザ
- 3 および 6 補正用データメモリ
- 4 および 7 D/A変換器
- 5 走査線カウンタ
- 8 移相器
- 9 乗算器
- 11 位相比較器
- 12 ループフィルタ
- 13 加算器
- 14 電圧制御発振器



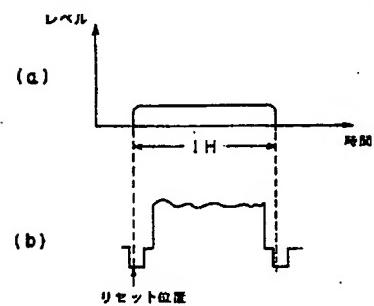
【図1】



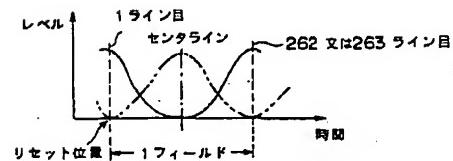
【図4】



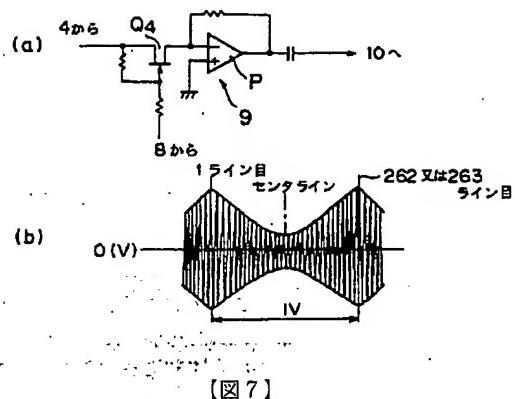
【図2】



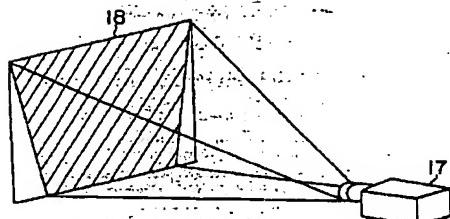
【図3】



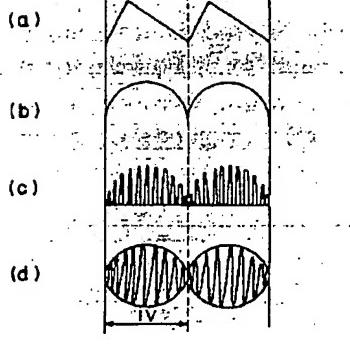
【図5】



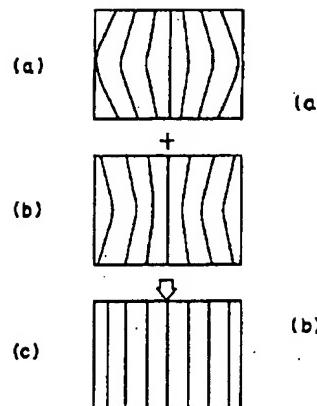
【図7】



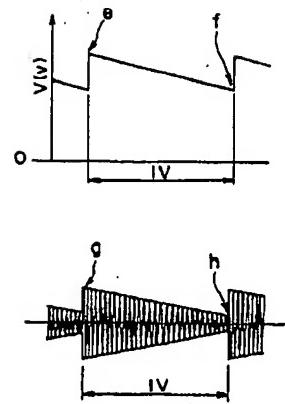
【図10】



【図6】



【図8】



【図9】

